

〈材料与器件〉

不同钝化膜对 InSb 光伏探测器性能影响研究

龚晓霞，肖婷婷，杨瑞宇，黎秉哲，尚发兰，孙祥乐，赵宇鹏，陈冬琼，杨文运
(昆明物理研究所，云南 昆明 650223)

摘要：采用3种不同钝化膜制备InSb探测器，测试不同周长/面积比二极管芯片的I-V特性曲线，通过对偏置电压为-0.1V时的暗电流密度进行比较，分析了表面漏电流对InSb探测器性能的影响。实验结果表明 $\text{SiO}_2+\text{SiN}_x$ 复合膜能大幅度降低器件表面暗电流，C-V测试结果也表明复合钝化膜能大幅度降低了界面固定电荷。将复合钝化膜应用到 128×128 15 μm InSb焦平面探测器上，探测器芯片优值因子 $R_0A\geq 5\times 10^4 \Omega\cdot\text{cm}^2$ ，较之前($R_0A\approx 5\times 10^3 \Omega\cdot\text{cm}^2$)得到了极大改善。

关键词：钝化膜；InSb探测器；暗电流；固定电荷

中图分类号：TN215, TN304.12 文献标识码：A 文章编号：1001-8891(2020)10-0953-05

Influence of Different Passivation Films on the Performance of InSb Photovoltaic Detector

GONG Xiaoxia, XIAO Tingting, YANG Ruiyu, LI Bingzhe, SHANG Falan, SUN Xiangle, ZHAO Yupeng,
CHEN Dongqiong, YANG Wenyun
(Kunming Institute of Physics, Kunming 650223, China)

Abstract: Three different passivation films were used to prepare InSb detectors for testing the current-voltage(I-V) characteristic curves of chips with different perimeter-area ratios. The influence of surface leakage current on the performance of an InSb detector was analyzed by comparing the dark-current density at a bias voltage of -0.1 V. The test results indicated that $\text{SiO}_2+\text{SiN}_x$ passivation could significantly reduce the surface dark current. The capacitance-voltage(C-V) test results also demonstrated that the composite passivation film could significantly reduce the interface fixed charge. A composite passivation-film process was applied for the preparation of a 128×128 15-μm InSb focal plane detector. The optimal value factor of the detector chip was $R_0A\geq 5\times 10^4 \Omega\cdot\text{cm}^2$, which was much higher than that before the test ($R_0A\approx 5\times 10^3 \Omega\cdot\text{cm}^2$).

Key words: passivation film, InSb detector, dark current, fixed charge

0 引言

InSb光伏探测器主要用于探测 $3\sim 5 \mu\text{m}$ 波段目标辐射，经过几十年的发展，国内InSb材料制备技术及芯片工艺均已取得了长足的进步，芯片结构涵盖了单元、多元、线列及焦平面各种规格，并大量装备于各种武器系统。随着应用领域越来越广泛及应用环境的复杂化，武器系统对探测器的性能也提出了更高的要求^[1]，红外探测器芯片是探测器组件的核心部件，芯片性能的优劣与材料缺陷、钝化前表面处理、钝化技术及工艺损伤密切相关。

InSb表面/界面处存在由于晶体缺陷或吸附原子等引起的表面/界面态，表面/界面态可以增加表面复合率，形成陷阱，严重影响面阵探测器的性能。InSb表面/界面的状态与表面处理和钝化技术密切相关^[2-4]。随着InSb红外焦平面阵列的发展，越来越多的学者致力于InSb表面/界面态的研究。Hopkins F. K.和Boyd J. T.等人通过改变InSb光伏型红外探测器偏压以及改变探测器工作温度，分别测出探测器暗电流随偏压与温度的变化关系，得出InSb光伏型探测器暗电流深受界面陷阱影响的结论^[5]。Nott G. J.、Findlay P. C.、Crowder J. G.等人通过光学、电学实验方法确定了InSb光伏探测器样品中界面陷阱密度分布^[6]。国内很

收稿日期：2020-07-27；修订日期：2020-08-25。

作者简介：龚晓霞（1984-），女，硕士，高级工程师，主要从事III-V族红外探测器研究。E-mail：641592956@qq.com。

通信作者：杨文运，（1966-），男，研究员，主要从事红外探测器研究。

多学者也对 InSb 探测器表面/界面状态对探测器性能进行了大量研究,采用阳极氧化、脱水、氧化处理等手段,一定程度上改善了 InSb 探测器性能^[7-9]。然而,针对钝化膜引入固定电荷导致表面漏电流增大的研究较少,本文基于对不同钝化膜、不同 P/A 比的二极管器件 I-V 性能进行测试分析,阐明了表面漏电机制,通过对不同钝化膜的效果进行评价,解决了钝化膜引入固定电荷引起表面漏电流增大的问题,为实际生产及研发提供一定的参考。

1 原理

一般来说,探测器的暗电流分为体内漏电流和表面漏电流,其中体内漏电流的大小正比于探测器光敏元面积,表面漏电流正比于探测器光敏元的周长。InSb 光伏探测器性能由于较小的禁带宽度而通常受到表面漏电的限制,与表面漏电现象相关的表面和界面状态在很大程度上影响甚至决定器件的性能。

图 1 所示为 InSb 探测器剖面图,其结构为 p-on-n 平面型探测器,采用离子注入的方法制备而成,由于 pn 结埋藏于材料内,钝化难度较台面结探测器小,表面漏电流主要来源为上表面与钝化膜之间的表面漏电。钝化是 InSb 探测器的重要工艺,其钝化效果直接影响着探测器的表面漏电。通过测试不同周长/面积比 (P/A) 二极管的漏电大小,分析表面漏电的影响,能够有效获取钝化膜的钝化效果,改善探测器性能,为科研及生产提供参考。

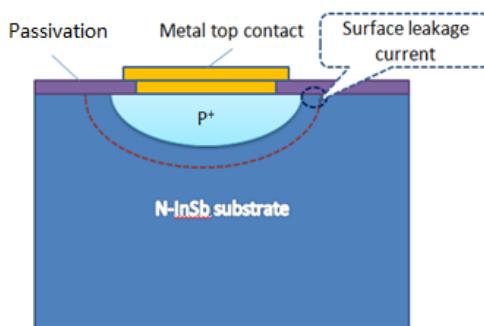


图 1 InSb 探测器剖面及表面漏电流示意图

Fig.1 Profile and surface leakage current of InSb detector

表 1 生长了不同钝化膜的 3 种光电二级管样品的注入尺寸设计

Table 1 Photodiodes with different passivation films

Ion-implanted region	Ion-implanted area/ μm^2	Ion-implanted perimeter/ μm	Perimeter/area (P/A) / cm^{-1}
50 $\mu\text{m} \times 50 \mu\text{m}$	2500	200	800
150 $\mu\text{m} \times 150 \mu\text{m}$	22500	600	266.6
300 $\mu\text{m} \times 300 \mu\text{m}$	90000	1200	133.3
375 $\mu\text{m} \times 375 \mu\text{m}$	140625	1500	106.6
500 $\mu\text{m} \times 500 \mu\text{m}$	250000	2000	80

2 实验

2.1 样品准备

实验样品为平面型 p-on-n 型 InSb 光伏探测器, InSb 材料选用提拉法生长的 InSb 单晶, In 面为器件制备面, 载流子浓度为 $(5 \times 10^{14} \sim 1 \times 10^{15})/\text{cm}^3$, 迁移率大于 $1 \times 10^{15} \text{ cm}^2/\text{V}\cdot\text{S}$, 材料位错密度小于 20 个/ cm^2 ; 材料经磨抛处理后, 采用 40°C 乳酸溶液加温腐蚀 10 min, 去除磨抛带来的机械损伤; 离子注入掩膜选用高温生长的 SiN_x, 厚度约为 7000 Å; 材料经 Be⁺ 离子注入成结后, 通过光刻、钝化、刻蚀、金属化等芯片工艺制备成探测器芯片。

2.2 实验设计

实验选用同一锭条的 N 型 InSb 单晶片, In 面抛光, 选用 3 个样品, 编号为 1、2、3。InSb 材料经离子注入成结后, 采用 PECVD (plasma enhanced chemical vapor deposition) 对 InSb 探测器芯片进行表面钝化, 经金属电极制备及电极成型后, 测试芯片的 I-V 特性曲线。设计生长 3 种不同钝化膜: 样品 1 选用 SiO₂ 钝化膜 (钝化膜 1)、样品 2 选用 SiN_x 钝化膜 (钝化膜 2)、样品 3 选用 SiO₂+SiN_x 复合钝化膜 (钝化膜 3)。3 个样品钝化膜生长温度均为 250°C, 经同一批次芯片工艺制备成同样的测试结构。具体的实验设计情况如表 1 所示, 3 个样品选用的测试结构是一系列不同注入尺寸的正方形光敏元, 注入区光敏元面积从大到小依次为 500 $\mu\text{m} \times 500 \mu\text{m}$ 、375 $\mu\text{m} \times 375 \mu\text{m}$ 、300 $\mu\text{m} \times 300 \mu\text{m}$ 、150 $\mu\text{m} \times 150 \mu\text{m}$ 、50 $\mu\text{m} \times 50 \mu\text{m}$, 对应面积/周长比 (P/A) 分别为 80、106.6、133.3、266.6、800。选用 3 片未经注入的 N 型衬底制备 MIS (metal-insulator-semiconductor) 结构 (金属-绝缘层-半导体), 样品编号为 4、5、6。样品 4 生长钝化膜 1, 样品 5 生长钝化膜 2, 样品 6 生长钝化膜 3, 与样品 1、2、3 同时生长钝化膜, 制备成 MIS 结构后, 通过测试 InSb MIS 结构的 C-V 特性来评价不同钝化膜的电学性能。

3 实验结果分析

3.1 I-V 测试结果分析

将 $I\text{-}V$ 测试芯片载入低温探针台系统, 加入液氮, 温度稳定至 77 K 后, 利用 KEYSIGHT B1500A 半导体测试分析仪对不同周长/面积比的光电二极管器件进行 $I\text{-}V$ 测试, 测试结果如图 2 所示。从图 2 可知, 样品 1 的 $I\text{-}V$ 特性曲线最差, 大面积二极管在 -0.75 V 时反向漏电流大幅增加, 相较其他两个样品, 反向击穿较快; 样品 2 的 $I\text{-}V$ 特性曲线较样品 1 稍有改善, 反向漏电流在 -1.25 V 附近开始增加; 样品 3 的 $I\text{-}V$ 特性

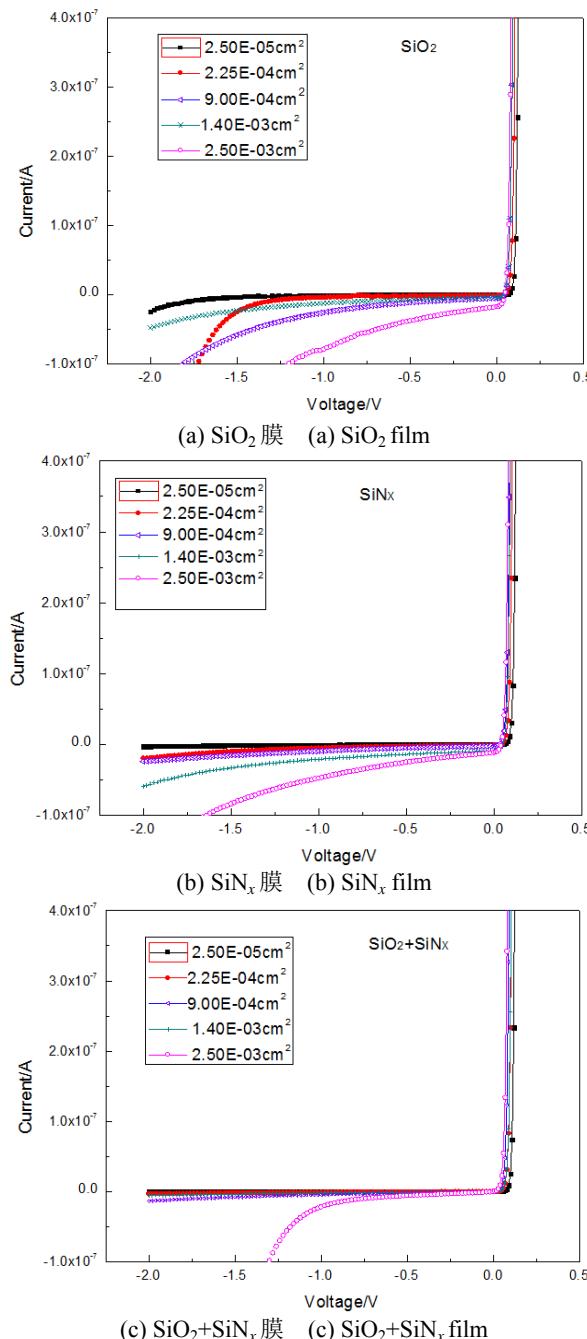


图 2 不同结面积、不同钝化膜系 $I\text{-}V$ 曲线图

Fig.2 $I\text{-}V$ curves of different junction areas and passivation films

曲线明显优于样品 1 和样品 2, 除了面积为 $250000\text{ }\mu\text{m}^2$ 的二极管, 其余光电二极管均表现出较好的反向特性, 在 -2 V 时未见明显击穿, 表明选用 $\text{SiO}_2+\text{SiN}_x$ 复合钝化膜的样品暗电流最低, 探测器 $I\text{-}V$ 反向特性得到较大改善。

提取偏置电压为 -0.1 V 时的暗电流密度进行比较, 暗电流密度随 P/A 的变化如图 3 所示, 从图中可知, 不同钝化膜样品暗电流密度大小表现出明显区别, 样品 1 的暗电流密度最高, 样品 2 的暗电流密度稍低, 均随 P/A 的增大而增加, 样品 3 的暗电流密度最小, 随 P/A 的增大基本不变。一般来说, 探测器的暗电流分为体内漏电流与表面漏电流, 其中体内漏电流的大小正比于光敏元面积, 表面漏电流正比于探测器光敏元的周长。探测器光敏元面积为 A , 探测器光敏元的周长为 P , 则探测器光敏元暗电流密度 J 可以表示为^[10]:

$$J = J_B + J_S(P/A) \quad (1)$$

式中: J_B 指体内漏电流密度; J_S 指表面漏电流密度。

从图 3 可知, 随着 P/A 的增加, 样品 3 的暗电流密度基本不变, 样品 1 和样品 2 在 $P/A=80$ 时(结面积 $250000\text{ }\mu\text{m}^2$) 均表现出暗电流密度较大, 从 $P/A=106$ 开始, 暗电流密度随 P/A 比的增加逐渐增加。根据公式(1), 对 3 个样品 -0.1 V 时的暗电流密度进行了线性拟合, 并分别计算了 3 个样品表面漏电流在总暗电流的占比 (I_S/I) 情况, 拟合结果见表 2, I_S/I 随 P/A 的变化见图 4。

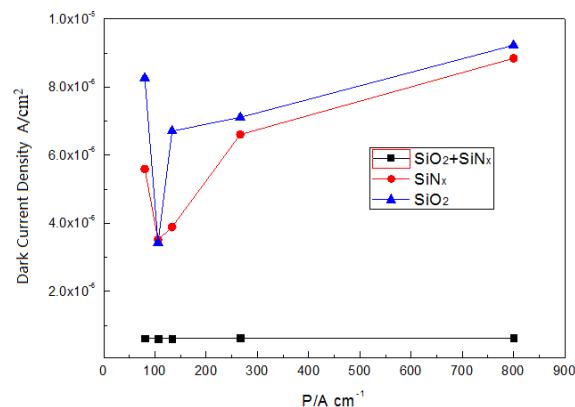


图 3 暗电流密度 ($@-0.1\text{ V}$) 随 P/A 变化关系曲线

Fig.3 Curves of relationship between dark density current and P/A

从表 2 可知, 样品 3 的表面漏电流密度远小于样品 1 及样品 2。从图 4 可知, 样品 1 与样品 2 I_S/I 随 P/A 增加而大幅增加, 样品 3 I_S/I 随 P/A 增加基本不变, 当 $P/A=800$ (结面积为 $2500\text{ }\mu\text{m}^2$) 时, 样品 1 表面漏电流占总电流比例 (I_S/I) 为 65%, 样品 2 为

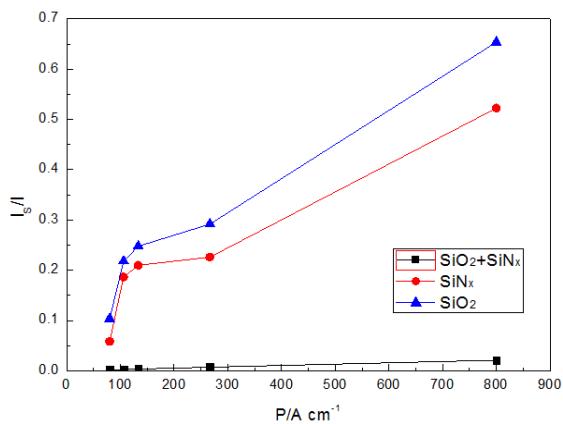
50%，样品3为2%，表明小结区面积p-n结二极管更容易受表面漏电流影响。综合以上分析，可知使用 $\text{SiO}_2+\text{SiN}_x$ 复合钝化膜制备探测器可大幅度降低探测器表面漏电流，使器件I-V反向特性得到了极大改善。

表2 表面漏电流密度线性拟合结果

Table 2 Linear fitting results of surface leakage current density

Sample numble	Surface leakage current density at 0.1 V (A/cm ²)
Sample 1	7.23×10^{-9}
Sample 2	6.03×10^{-9}
Sample 3	1.65×10^{-11}

样品1和样品2在 $P/A=80$ (结面积 $250000\mu\text{m}^2$)时暗电流密度较大，从图4可知，当 $P/A=80$ 时，样品1与样品2表面漏电流所占总暗电流比例为10%、5%，可知此时决定暗电流大小的主要为体内漏电流。InSb探测器的体内漏电流包括扩散电流，产生-复合电流和隧道电流等。空间电荷区的杂质和缺陷可以充当Shockley-Read型产生-复合中心，形成产生-复合电流，同时也有助于陷阱辅助隧道电流(间接隧道电流)的产生，引起器件暗电流增加。如果所选用的InSb样品材料体缺陷密度较大(主要为位错与腐蚀坑)，对于大结区面积p-n结二极管，材料体缺陷密度越大，其结区包含缺陷的几率增加，所含缺陷的数量也相应增多，结区内的缺陷在带隙中引入大量产生-复合中心，降低少子寿命，形成产生-复合电流与陷阱辅助隧道电流，增大了器件暗电流。因此，材料体缺陷也将导致暗电流增大，性能下降。

图4 I_s/I (@-0.1 V) 随 P/A 变化关系曲线Fig.4 Curves of relationship between I_s/I and P/A

3.2 C-V测试结果分析

利用KEYSIGHT B1500A半导体测试分析仪测试MIS结构的C-V曲线，测试频率为100 kHz，测试所加电压为-40~40 V。样品4、5、6号的C-V测试

结果如图5所示，样品4(生长 SiO_2)的 $V_{FB}=-23\text{ V}$ ， $\Delta V_{FB}=20\text{ V}$ 。样品5(生长 SiN_x)的 $V_{FB}=-20\text{ V}$ ， $\Delta V_{FB}=8\text{ V}$ 。样品6(生长 $\text{SiO}_2+\text{SiN}_x$)的 $V_{FB}=-11\text{ V}$ ， $\Delta V_{FB}=7\text{ V}$ 。3个样品平带电压均为负值，表明3种绝缘层与半导体界面均存在正电荷，引起半导体表面层中能带向下弯曲，要恢复平带情况，必须在金属与半导体之间加以负电压。

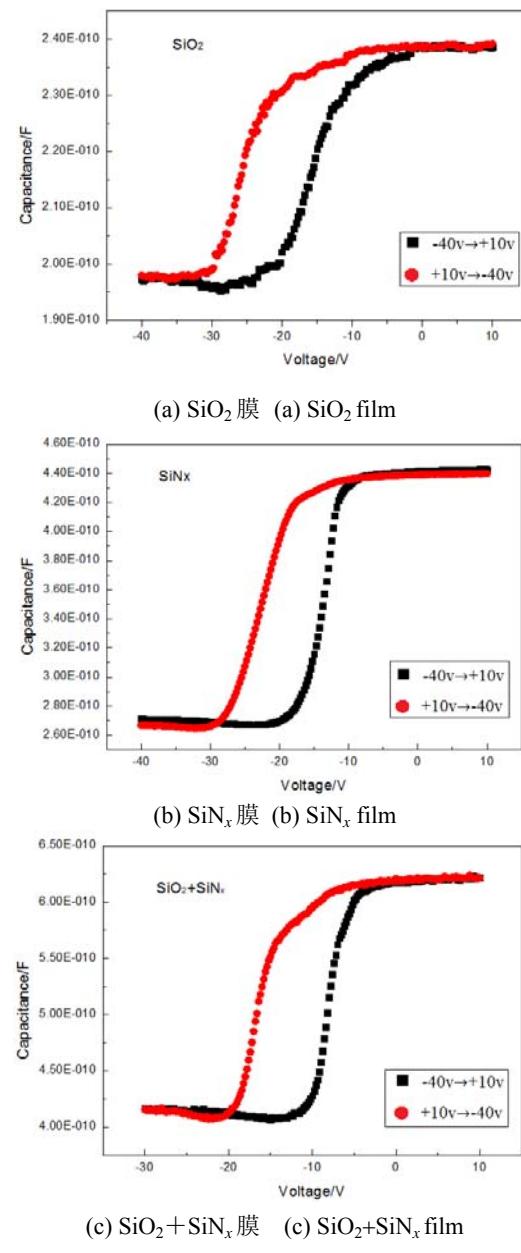


图5 不同绝缘层 MIS 结构的 C-V 曲线

Fig.5 C-V curves of MIS structures with different insulation layers

样品4的平带电压为-23 V，表明界面处存在较高密度极性为正的固定电荷，样品6的平带电压最小，表明 $\text{SiO}_2+\text{SiN}_x$ 复合膜引入的固定电荷较少，界面固定电荷与界面态将形成与表面漏电相关的暗

电流,进而对器件性能产生影响。以N型InSb为例,当界面存在极性为正的固定电荷时,InSb表面出现多子堆积导致靠近表面的p-n结耗尽层变窄,引起隧道电流增大。而平带电压漂移范围与界面陷阱电荷存在密切关系^[10-11],3个样品的平带电压偏移范围差距较大应与表面预处理引起的慢界面态有关,后续将进一步开展实验摸索。

3.3 InSb 焦平面测试结果

将SiO₂+SiN_x钝化膜应用到128×128、15 μm InSb焦平面探测器的制备上,测试其I-V特性曲线,如图6所示。结果表明:反向偏压为-0.05 V时,芯片暗电流为100 pA,零偏压阻抗R₀≥25 GΩ,探测器芯片优值因子R₀A≥5×10⁴ Ω·cm²,反向偏压为-1 V时,反向漏电增加不超过100 pA,表明使用SiO₂+SiN_x复合钝化膜能获得较优的芯片性能。

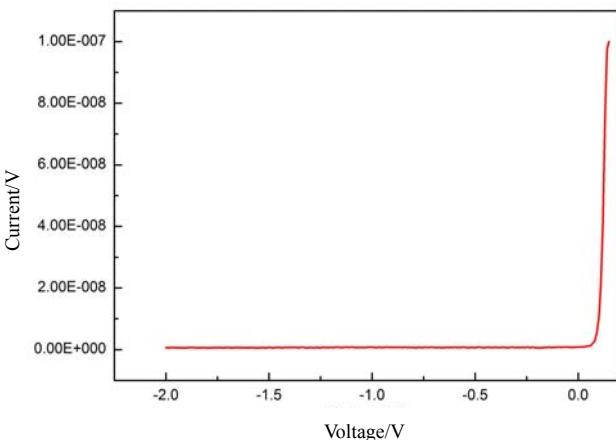


图6 焦平面单点I-V测试曲线

Fig. 6 I-V curve of focal plane array with single point

4 结论

本文通过对不同周长/面积比、不同钝化条件的InSb探测器芯片I-V曲线进行了测试分析,同时测试了MIS结构的C-V曲线。I-V测试结果表明:采用SiO₂钝化膜的芯片表面漏电流密度为7.23×10⁻⁹ A/cm²,采用SiN_x钝化膜的芯片表面漏电流密度为:6.03×10⁻⁹ A/cm²,采用SiO₂+SiN_x复合钝化膜的芯片表面漏电流密度为:1.65×10⁻¹¹ A/cm²。C-V测试结果表明复合钝化膜大幅度降低了界面固定电荷,将复合钝化膜应用于制备128×128、15 μm的InSb焦平面探测器芯片,芯片优值因子R₀A≥5×10⁴ Ω·cm²,芯片性能得到了极大改善。

参考文献:

- [1] 牟宏山. InSb 红外焦平面探测器现状与进展[J]. 激光与红外, 2016, 46(4): 394-399.
- [2] 傅月秋, 王海珍, 郑克霖. InSb 焦平面探测器背面钝化的研究[J]. 航空兵器, 2009(4): 42-44.
- [3] FU Yueqiu, WANG Haizhen, ZHENG Kelin. Study of backside passivation in InSb focal plane detector[J]. Aero Weaponry, 2009(4): 42-44.
- [4] 陈晓冬, 杨翠, 刘鹏, 等. 界面陷阱对InSb光伏型红外探测器稳态特性的影响[J]. 红外与毫米波学报, 2018, 37(2): 192-199.
- [5] CHEN Xiaodong, YANG Cui, LIU Peng, et al. The influence of interface traps on the performance of a photovoltaic InSb infrared detector[J]. J. Infrared Millim. Waves, 2018, 37(2): 192-199.
- [6] Joseph Boisvert, Takahiro Isshiki, Rengarajan S, et al. Performance of very low dark current SWIR PIN arrays[C]//Pro. of SPIE, 2008, 6940: 6940L-1.
- [7] Hopkins F K, Boyd J T. Dark current analysis of InSb photodiodes[J]. Infrared physics, 1984, 24(4): 391-395.
- [8] Nott G J, Findlay P C, Crowder J G, et al. Direct determination of Shockley-Read-Hall trap density in InSb/InAlSb detectors[J]. Journal of Physics: Condensed Matter, 2000, 12(50): L731-L734.
- [9] 余黎静, 李延东, 信思树, 等. InSb阳极氧化膜界面特性研究[J]. 红外技术, 2012, 34(4): 191-195.
- [10] YU Lijing, LI Yandong, XIN Sishu, et al. Interface properties of anodized InSb[J]. Infrared Technology, 2012, 34(4): 191-195.
- [11] 亢喆, 曹海娜, 邱国臣, 等. 锡化铟红外焦平面器件钝化前脱水工艺研究[J]. 电子器件, 2019, 42(3): 563-568.
- [12] KANG Zhe, CAO Haina, QIU Guochen, et al. Study of dehydration techniques for InSb IRFPA detector[J]. Chinese Journal of Electron Devices, 2019, 42(3): 563-568.
- [13] 张国栋, 孙维国. 含氧等离子体对低温CVD沉积SiO₂钝化性能的改善[J]. 固体电子学研究与进展, 2004, 24(4): 543-548.
- [14] ZHANG Guodong, SUN Weiguo. Improvement of performance of SiO₂ prepared by LTCVD after plasma treatment with oxygen atoms[J]. Research and Progress of SSE, 2004, 24(4): 543-548.
- [15] 刘恩科, 朱秉升, 罗晋生, 等. 半导体物理学[M]. 4版: 北京: 国防工业出版社, 2007.
- [16] LIU Enke, ZHU Bingsheng, LUO Jinsheng, et al. Semiconductor Physics [M]. 4th edition: Beijing: National Defense Industry Press, 2007.
- [17] 肖钰, 史梦然, 宁玮, 等. 表面预处理对InSb钝化层界面的影响[J]. 激光与红外, 2014, 44(8): 902-905.
- [18] XIAO Yu, SHI Mengran, NING Wei, et al. Effect of pretreatment on interface between the passivation layer and InSb substrate[J]. Laser & Infrared, 2014, 44(8): 902-905.