

基于门控多周期积分的背景抑制读出电路

吕重阳^{1,2}, 杨成财^{1,2}, 袁红辉¹

(1. 中国科学院上海技术物理研究所 红外成像材料与器件重点实验室, 上海 200083;

2. 中国科学院大学, 北京 100049)

摘要: 在空间遥感领域, 波长在 $3 \mu\text{m} \sim 5 \mu\text{m}$ 的中红外焦平面探测器大都工作在高背景环境下, 信号电流远小于背景电流。为解决当前信号淹没于背景这一突出问题, 设计了一种采用门控多周期积分结构实现的背景抑制功能的读出电路。该电路在抑制背景电流(包括暗电流)的同时能有效降低噪声, 提高有效积分时间, 增大输出信号动态范围。经 Spectre 仿真软件验证了电路设计的正确性。背景电流输入范围为 $0 \text{nA} \sim 110 \text{nA}$, 能够有效读出 $2.5 \text{nA} \sim 25 \text{nA}$ 之间的信号电流, 电路输出摆幅大于 2V 。该电路的设计不仅能解决当前工程中的关键问题, 还对今后高性能大面积红外焦平面高背景弱信号探测具有重要的指导意义。

关键词: 背景抑制; GMCI; 红外焦平面; 读出电路

中图分类号: TN722 文献标志码: A 文章编号: 1001-8891(2019)03-0239-06

Background Suppression of Readout Circuit Based on Gated Multi-Cycle Integration (GMCI)

LYU Chongyang^{1,2}, YANG Chengcai^{1,2}, YUAN Honghui¹

(1. Key Laboratory of Infrared Imaging Materials and Detectors, Shanghai Institute of Technical Physics,

Chinese Academy of Sciences, Shanghai 200083, China; 2. University of Chinese Academy of Sciences, Beijing 100049, China)

Abstract: In the field of spatial remote sensing, most mid-wave infrared focal plane arrays with $3\text{-}5 \mu\text{m}$ wavelengths operate in a high background. The photo current is much smaller than the background current. To solve this problem, a current signal is swamped by a strong background, and a readout circuit with a background suppression function implemented with a gated multi-period integral structure is introduced. This circuit can subtract the background current (including the dark current) and reduce noise effectively while simultaneously increasing the effective integral time and dynamic range of the output signal. The effectiveness of the circuit model is verified by Spectre simulation software. Results show that the model can read signal currents between 2.5 and 25nA effectively with a background current input range of 0 to 110nA . In addition, the output swing of this circuit was greater than 2V .

Key words: background suppression, GMCI, infrared focal plane, ROIC

0 引言

红外焦平面 (Infrared Focal Plane Array, IRFPA) 探测器阵列是获取景物红外辐射信息的核心器件。基于 GaAs/AlGaAs 量子阱红外探测器 (Quantum Well Infrared Photodetector, QWIP) 的焦平面阵列更是由于其材料生长和制备工艺成熟, 易于大面积集成、稳定性好、器件均匀性好、可操作像素数高、产量高、

成本低、探测器光谱响应带宽窄、不同波段之间光学串音小、容易实现双色或多色焦平面器件、抗辐射、器件工艺大部分可以和传统的 HgCdTe 红外焦平面探测器兼容等优点, 成为近年来红外探测器领域研究的热点^[1]。作为焦平面阵列的关键技术, 读出电路的性能直接影响其探测能力。因此, 针对读出电路开展研究具有重要的理论和现实依据。

为实现背景抑制功能, 国内外科研人员也设计了

收稿日期: 2018-08-17; 修订日期: 2018-10-30.

作者简介: 吕重阳 (1993-), 男, 硕士研究生, 主要从事 CMOS 集成电路的设计方面的研究工作。E-mail: chongyang_lv@126.com。

通信作者: 袁红辉 (1972-), 男, 研究员, 博士, 主要从事模拟 CMOS 集成电路的设计与测试方面的研究。E-mail: yuanhonghui@163.com。

基金项目: 中国科学院微小卫星重点实验室开放课题基金 (KTKT16-03)。

如电压-电流转换法^[2-3]、电流复制法^[4-5]、暗像元补偿法^[6-7]等背景抑制电路。在分析了背景抑制电路的几种方法和对应的电路结构之后,发现背景抑制的关键在于如何精确的产生抑制电流并与像元输出的信号电流相减。因为电流复制单元结构比较复杂,所占用的芯片面积较大,容易受到焦平面器件单元尺寸的限制;电压-电流转换法背景抑制电路无法提供一个即时的抑制电流;而暗像元补偿法背景抑制电路的功耗和面积比较大。因这些电路应用到高背景环境下的量子阱探测仍存在一些缺点或不足,所以迫切需要研发适合于大背景下微弱信号读出的新型红外焦平面阵列读出电路。基于 Ken K. Chin^[8]与 Haijiang Ou^[9]的门控多周期积分结构在 CSMC 0.5 μm DPTM CMOS 工艺上进行了电路设计与仿真。

1 电路结构设计

1.1 体系结构

图 1 是门控多周期积分结构的示意图,包括输入信号的调制器、GMCI (Gated Multi-Cycle Integration) 电路、采样保持、时序发生电路和输出级电路等。在电路工作时,输入的红外光信号经调制器(这里选用的是机械斩波器)被 QWIP 探测并转化为电信号,光生电流包括两部分: 直流且保持恒定的背景电流与因信号调制得到的交流脉冲信号电流。

在背景和有用的红外信号都存在时,对背景和红外信号同时积分; 在红外信号被斩断仅存在背景时,减去背景; 这两个操作交替进行多次就可以有效去除背景。背景抑制电路后接相关双采样电路,利用噪声在时间上的相关性,在极短时间内取样两次再进行相减,噪声就可以很大程度上减小。这样就可有效解决微弱信号淹没在高背景而无法读出的问题。

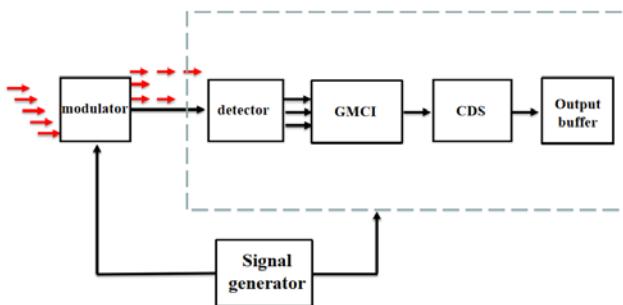


图 1 门控多周期积分结构示意图

Fig.1 Schematic diagram of GMCI

1.2 信号的调制

在量子阱探测器前放置一个被动(机械斩波器,电光开关偏振器或其它器件)或者主动(脉冲激光产生荧光或其他信号)调制器。如图 2 所示,当调制器

打开时处于第一阶段(ϕ_1),探测器产生的电流来自场景的信号光电流 I_s 加上直流的背景电流 I_b (来自未调制时的辐射或者暗电流)。在另一个阶段(ϕ_2)时,成像目标的辐射被阻断,只出现直流的 I_b 。

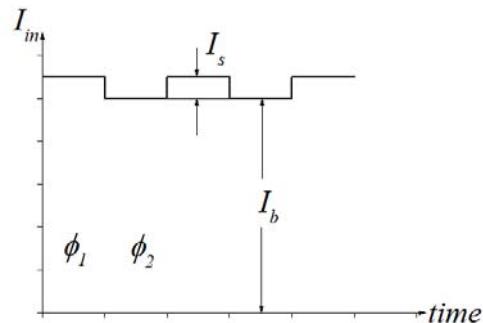


图 2 输入信号

Fig.2 Input signal with time

1.3 工作原理

门控多周期积分电路原理图,如图 3 所示。

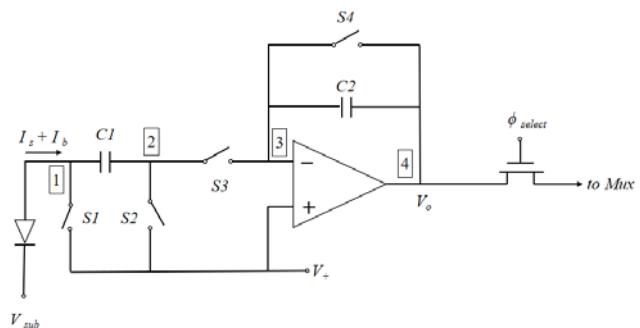


图 3 门控多周期积分电路原理图

Fig.3 Schematic diagram of the GMCI circuit

当开关 S_1 闭合时,输入电流将通过 S_1 导通到电源 V_+ 。这样就实现了阻断功能。

当 S_1 、 S_3 断开而 S_2 闭合时,输入电流将首先在 C_1 上积分。在积分的最后阶段,通过断开 S_2 后闭合 S_1 、 S_3 , 存储在 C_1 上的电荷将转移到 C_2 。假设输入电流流入积分器,在积分期间 C_1 右极板将会收集负电荷。在电荷转移期间,输入节点 1 的电压水平与节点 2 一致。因此, C_1 右极板存储的负电荷必须转移到 C_2 的左极板,节点 4 处的输出电压上升。这里执行了积分的一个阶段。这个积分过程叫做转移积分。

当 S_1 、 S_2 断开而 S_3 闭合时,输入电流将在 C_1 和 C_2 上直接积分。在这个积分阶段,如果输入电流流入积分器,正电荷将被收集在 C_2 的左极板(相等的负电荷收集在 C_1 的右极板上),这会导致节点 4 处输出电压的下降。这里完成了反向积分。这个积分过程叫做直接积分。

1.4 采样保持电路

整体积分过程分为两个部分，第一个部分在直接积分(DI)阶段注入信号电流，重复n个周期(每个周期包含TI+DI，DI阶段信号和背景都存在，TI阶段只有背景；此时信号被斩波器隔断)，存储经GMCI电路处理后的电流，输出信号outD，控制时序见图4；对应图5的是第二部分，在转移积分(TI)阶段注入信号电流(DI阶段仅存在背景，TI阶段存在背景和信号)，重复n个周期，采样保持及输出信号outT。

图6是采样保持电路，在第一个积分部分中开关SHD闭合、SHT断开，此时电荷在电容CRD上积分；在第二个积分过程中SHD断开、SHT闭合，电荷在电容CRT上积分。两个积分部分间隔一段时间用以存储信号，然后通过移位寄存器控制信号Ctrl来控制这两个信号outD、outT的输出。

1.5 缓冲输出电路

每个像素的信号经上述的两个积分过程采样后，通过图7所示的驱动电路进行缓冲输出，在去除采样

复位噪声和直流电平的同时，将信号输出摆幅放大，放大倍数约2.2倍。这样两个输出 V_{outD} 、 V_{outT} 相减，就可以在减去噪声的同时增强信号。

2 电路的仿真结果

基于CSMC 0.5 μm DPTM CMOS工艺设计了32元探测器线列读出电路的原理图及版图，并对其进行仿真。探测器偏置为2.5 V，电路工作的电源电压为5 V。

根据设定，单个周期时长51 μs，两个积分部分各积分10个周期，总的工作时间1091 μs(包括读出时间25.5 μs)，信号输出摆幅大于2 V。

2.1 功能性仿真

背景电流恒定 $I_b=100$ nA，脉冲信号电流 $I_s=10$ nA($I_b/I_s=10$)。分别在不加脉冲信号、在DI阶段注入信号及在TI阶段注入信号3种情况下进行仿真。

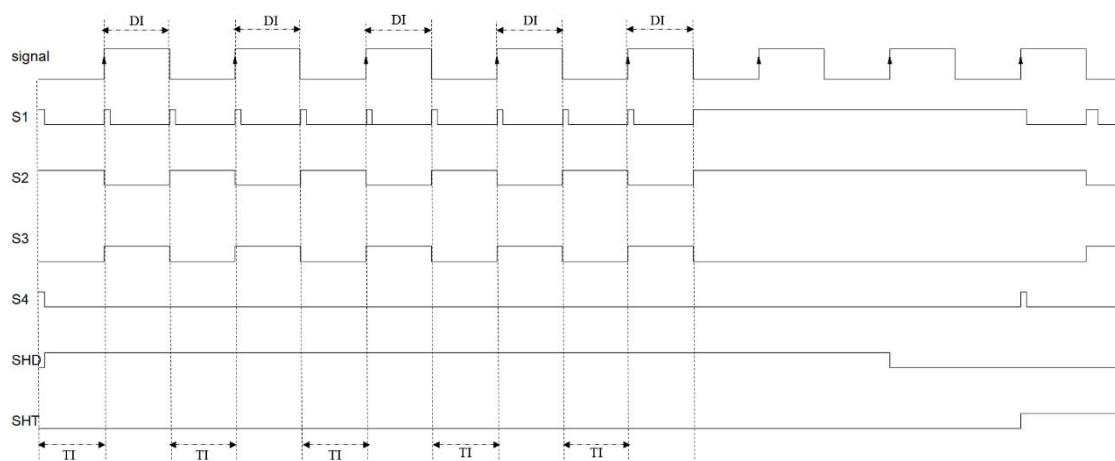


图4 第一部分的控制时序(脉冲信号在DI阶段注入)

Fig.4 Time sequence of the first part (AC input during direct integration phase)

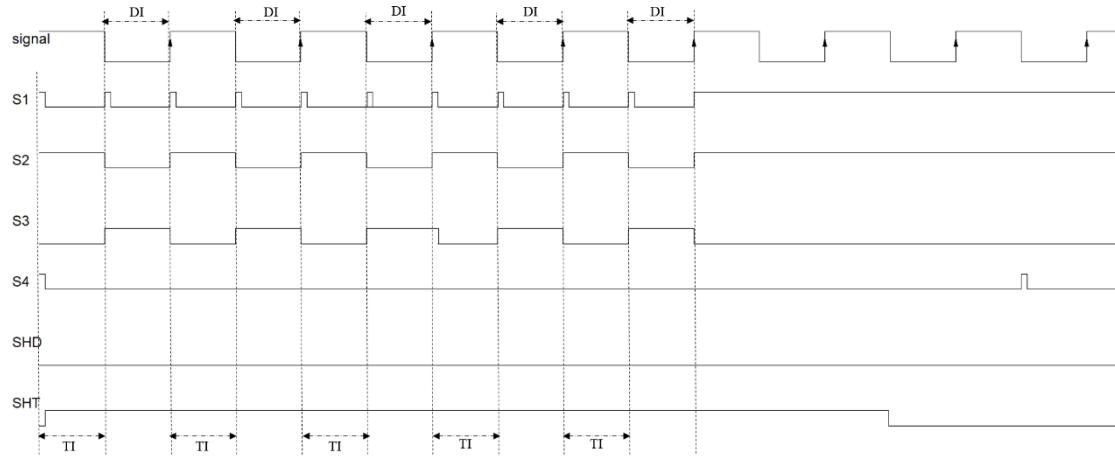


图5 第二部分的控制时序(脉冲信号在TI阶段注入)

Fig.5 Time sequence of the second part (AC input during transfer integration phase)

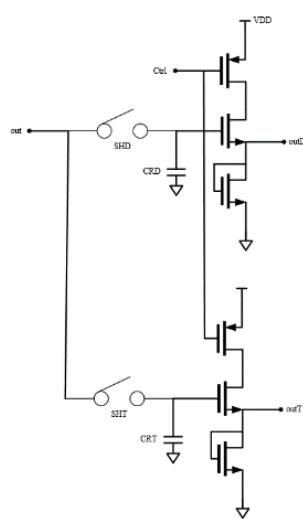


图 6 采样保持电路

Fig.6 Sample and hold circuit

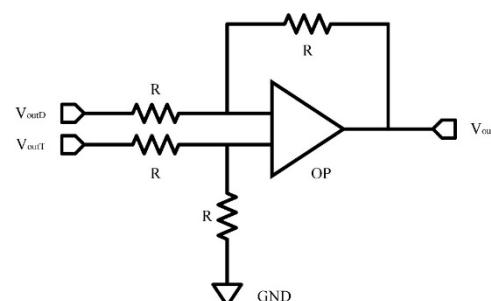
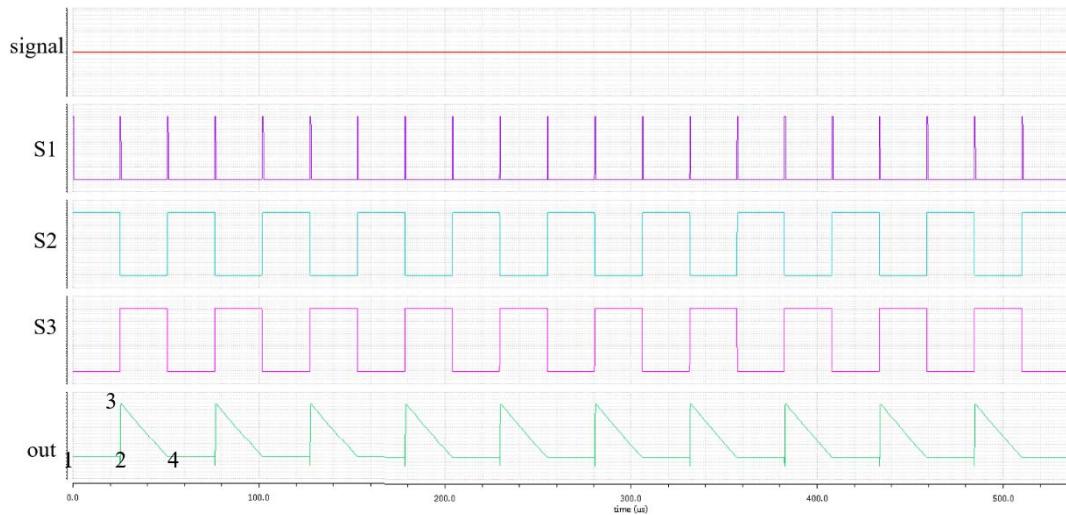


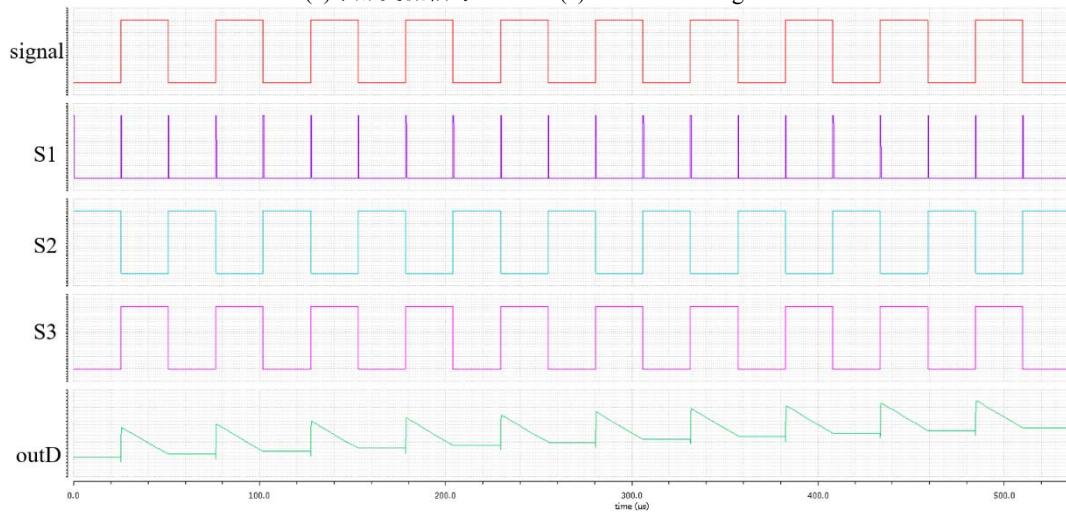
图 7 缓冲输出示意图

Fig.7 Schematic diagram of buffer output

图 8(a)显示了仅存在背景电流输入时输出信号与时间的关系图。点 1 到点 2 代表转移积分阶段，此时输出不会随时间改变。点 2 到点 3 对应的是从电容 C1 到 C2 的瞬时电荷转移，会导致输出电平的跃升。其后就是点 3 到点 4 相应的是直接积分阶段的电荷放电。



(a) 不加交流信号



(b) 在 DI 阶段注入信号

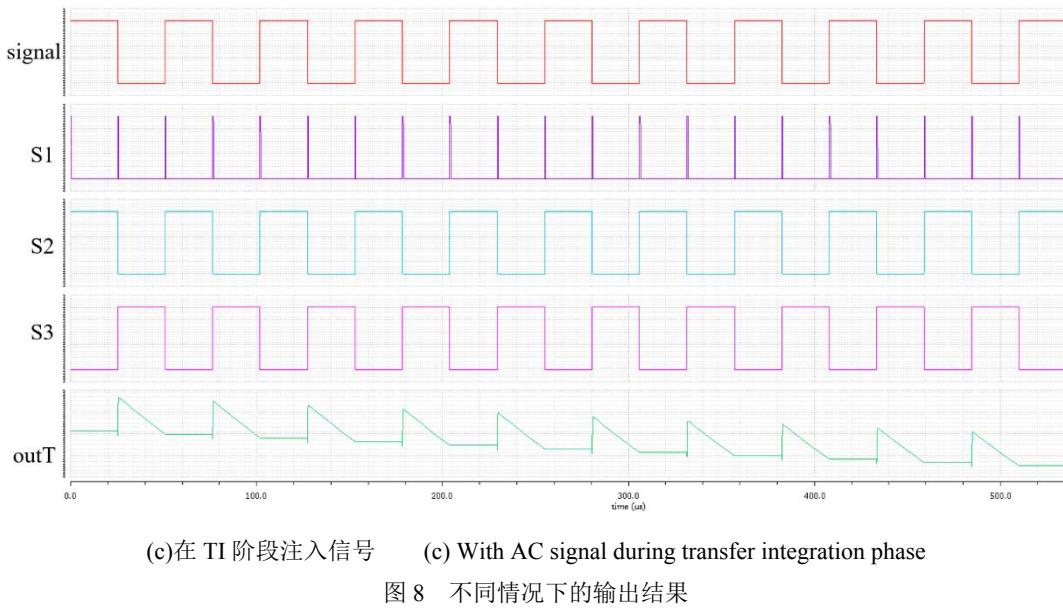


Fig.8 Output of GMCI under different situations

图 8(b)、(c)表明多周期积分（图中所示的是积分 10 个周期）会在抑制直流输入（背景电流 I_b ）的同时积累相关的交流小信号（脉冲信号 I_s ）。在图 8(b)中，脉冲信号在转移积分阶段注入。而图 8(c)中是在直接积分阶段注入脉冲信号。

上面的仿真结果表明门控多周期积分电路能够有效读出高背景环境下的微弱信号 ($I_b/I_s=10$)。

2.2 脉冲信号 I_s 对输出 out 的影响

比较背景电流 I_b 恒定而输入信号 I_s 不同时，各积分 5 个周期（单个周期时长 51 μ s，有效积分时间为 125 μ s）的仿真结果，如图 9 所示。

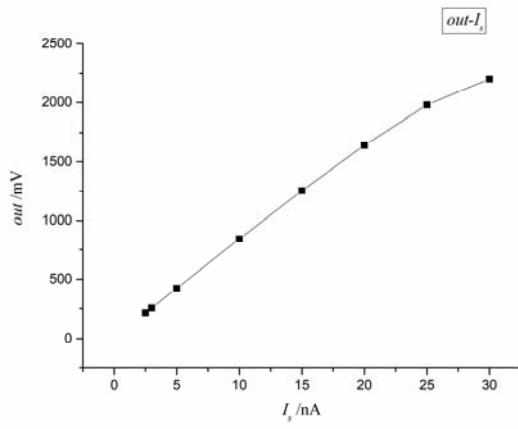


图 9 输出信号 out 与输入信号 I_s 的关系图

Fig.9 Relationship between output signal out and input signal I_s

图 9 中：背景电流 $I_b=100$ nA； I_s 为输入的脉冲信号电流； V_0 是初始电压（也是信号 $I_s=0$ 时的输出）； out 是两输出 $outD$ 、 $outT$ 直接相减得到的结果（此时有效积分时间是两个积分过程之和，为 250 μ s）。

根据 $out-I_s$ 关系曲线，当脉冲信号 I_s 大于 25 nA 时，积分 5 个周期电路饱和，无法正常工作。当背景电流恒为 100 nA 时，电路可有效读出强度在 2.5 nA~25 nA 的信号 I_s 。

2.3 背景电流 I_b 对输出 out 的影响

再比较脉冲信号 I_s 恒定而背景电流 I_b 不同时，各积分 5 个周期的仿真结果，见图 10。

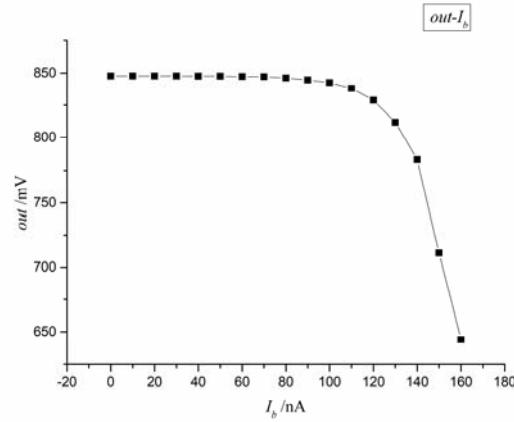


图 10 输出信号 out 与背景电流 I_b 的关系图

Fig.10 Relationship between output signal out and background current I_b

图 10 中：脉冲信号 $I_s=10$ nA； I_b 为背景电流； V_0 是初始电压（也是信号 $I_s=0$ 时的输出）； out 是两输出 $outD$ 、 $outT$ 直接相减得到的结果。

同样地，恒定脉冲信号 I_s 为 10 nA，得到 $out-I_b$ 关系曲线。可以发现当背景电流 I_b 大于 110 nA 时， $out-I_b$ 关系曲线出现明显地向下趋势，说明电路已无法正常工作。表明能使电路正常工作的输入背景电流

范围为 $0\text{nA} \sim 110\text{nA}$ 。

3 结论

本文设计了一种应用于高背景环境下的 32 元线列中波窄带量子阱探测器读出电路。采用门控多周期积分电路消除背景，并采用特定的相关双采样来降低电路噪声。仿真结果表明该电路能够较好地读出高背景中的小信号，背景电流输入范围为 $0\text{nA} \sim 110\text{nA}$ ，能够有效读出 $2.5\text{nA} \sim 25\text{nA}$ 之间的有用信号电流，电路输出摆幅大于 2 V。该读出电路不仅解决了当前工程中的重点问题，对今后微弱信号探测器读出电路的设计具有重要的参考价值。

参考文献：

- [1] 何力, 杨定江, 倪国强, 等. *先进焦平面技术导论*[M]. 北京: 国防工业出版社, 2011.
HE Li, YANG Dingjiang, NI Guoqiang, et al. *Introduction to advanced focal plane technology*[M]. Beijing: National Defense Industry Press, 2011.
- [2] Hsieh C C, WU C Y, SUN T P, et al. High-performance CMOS buffered gate modulation input (BGMI) readout circuits for IR FPA[J]. *IEEE Journal of Solid-State Circuits*, 1998, **33**(8): 1188-1198.
- [3] 张智. 红外焦平面阵列新结构高性能 CMOS 读出电路研究[D]. 重庆: 重庆大学, 2003.
ZHANG Zhi. Study on New Structural High Performance CMOS Readout Circuits for IRFPA[D]. ChongQing: Chongqing University, 2003.
- [4] 赵晨, 丁瑞军. 红外探测器背景抑制读出电路结构设计研究[J]. *激光与红外*, 2007, **37**(b09): 981-984.
ZHAO Chen, DING Ruijun. Background Suppression of Readout Circuits for IR Detectors[J]. *Laser & Infrared*, 2007, **37**(b09): 981-984.
- [5] Kim B, Lee H C. Smart TDI readout circuit for long-wavelength IR detector[J]. *Electronics Letters*, 2002, **38**(16): 854-855.
- [6] 张智. 红外焦平面阵列新结构高性能 CMOS 读出电路研究[D]. 重庆: 重庆大学, 2003.
ZHANG Zhi. Study on New Structural High Performance CMOS Readout Circuits for IRFPA[D]. Chongqing: Chongqing University, 2003.
- [7] Hsieh C C, WU C Y, Jih F W, et al. A new CMOS readout circuit design for the IR FPA with adaptive gain control and current-mode background suppression[C]//*IEEE International Symposium on Circuits and Systems*, 1996, **1**: 137-140.
- [8] CHIN K K, OU H. Lock-in imaging of multicycle integration focal plane array[J]. *Review of Scientific Instruments*, 2002, **73**(1): 11-17.
- [9] OU Haijiang. Gated multi-cycle integration(GMCI) for focal plane array(FPA) applications[D]. New Jersey: the State University of New Jersey-Newark, 2001.