

〈系统与设计〉

红外跟踪测量系统图像处理电路的设计

薛军^{1,2}, 邹建华¹, 张永亮²

(1. 西安交通大学系统工程研究所, 陕西 西安 710049;

2. 中国卫星海上测控部飞行器海上测量与控制联合实验室, 江苏 江阴 214431)

摘要: 根据任务和功能要求, 设计了一种应用于红外跟踪测量系统的图像处理电路。介绍了电路的实现功能、设计构架、硬件组成和对外接口等, 进行了模块划分和模块描述。该电路以内含嵌入式处理器的高性能 FPGA 为核心, 复杂计算由嵌入式处理器编程实现, 满足任务功能要求, 提高了系统集成度和可靠性。

关键词: 红外系统; 图像处理; 电路设计; 跟踪测量

中图分类号: TP391 文献标识码: A 文章编号: 1001-8891(2014)08-0652-04

Design of Image-processing Circuit in Infrared Tracking and Measuring System

XUE Jun^{1,2}, ZOU Jian-hua¹, ZHANG Yong-liang²

(1. System Engineering Institute, Xi'an Jiaotong University, Xi'an 710049, China)

2. Joint Laboratory of Ocean-based Flight Vehicle Measurement and Control,

China Satellite Maritime Tracking and Control Department, Jiangyin Jiangsu 214431, China)

Abstract: The paper designs an image-processing circuit, which would be used in infrared tracking and measuring system. Functions, structure and interfaces of the circuit are introduced and circuit modules are described in detail. The circuit uses high-performance FPGA with embedded processor inside as core device and complex algorithms are realized by the embedded processor. The circuit fulfills requirements of task and function with high integration level and reliability.

Key words: infrared system, image processing, circuit design, tracking and measuring

0 引言

红外跟踪测量系统已广泛应用于导弹航天试验场。与无线电跟踪测量系统相比, 红外跟踪测量系统的优点包括: 测量精度高, 可测量飞行目标的热辐射特性, 可获得飞行目标的实况图像, 不受“黑障”^[1]和地面杂波干扰影响等; 其缺点主要是作用距离较近^[2-3]。

红外跟踪测量系统主要由红外光学系统、红外焦平面阵列探测器、制冷器、基准信号产生器、信息处理系统和位置编码器等部分组成。其中信息处理系统是红外跟踪测量系统的核心, 用于完成对目标的自动跟踪, 实时给出目标的跟踪脱靶量, 通常要求具有形

心、相关、边缘等多种跟踪模式。

红外跟踪测量系统的信息处理系统由图像处理电路实现。国外一流热成像厂商均研制了适宜其产品应用的新型高性能图像处理电路^[4-5], 这些处理电路的高性能不仅体现在尺寸小、功耗低, 更表现在可同时运行多个复杂处理算法, 且保持算法执行的高实时性。它们的主要特点包括: 电路功能分模拟转换和数字处理两部分; 数字处理电路以大规模 FPGA 为处理核心, 并配以大量存储器, 且广泛应用 FPGA 中的嵌入式核; 在具备基本使用功能的基础上, 继续在非均匀校正以及图像增强两个方向, 应用效果更佳的算法; 处理电路通常具备扩展能力等。

这些电路为设计红外跟踪测量系统图像处理电

收稿日期: 2013-10-18; 修订日期: 2014-04-02。

作者简介: 薛军 (1970-), 男, 内蒙古察右后旗人, 高级工程师, 硕士, 研究方向为光电跟踪测量。

基金项目: 飞行器海上测量与控制联合实验室开放基金项目, 编号: FOM2013OF007。

路提供了参考,但难以直接应用于红外跟踪测量系统。第一,电路功能不满足要求,不具备目标检测跟踪能力;第二,对外接口固定,难以满足图像数据记录、处理和显示的要求;第三,要在现有电路基础上设计图像处理电路,灵活性差,小型化困难;第四,成本高,采购存在限制。

本文根据任务功能要求,设计一种应用于红外跟踪测量系统的图像处理电路,从电路的设计构架、硬件组成、对外接口和模块划分等方面进行介绍。

1 红外跟踪测量系统的任务功能要求

在导弹飞行试验中,常用红外跟踪测量系统测量其主动段和再入段的精密弹道参数、红外特性参数,并记录飞行实况图像;在航天测控任务中,常用红外跟踪测量系统对运载火箭和返回舱进行弹道测量和实况记录,供故障分析和监视之用。因此,红外跟踪测量系统的主要功能包括:

- 1) 完成对目标的自动跟踪,实时给出目标的跟踪脱靶量;
- 2) 具有形心、边缘、相关和融合等跟踪方式,且具有目标记忆外推功能;
- 3) 可输出原始的标准模拟视频、带有叠加信息的标准模拟视频和 SDI 数字视频;
- 4) 对输出的图像具有滤波、拉伸等图像增强功能。

据此,红外跟踪测量系统的图像信息处理流程如图 1 所示,主要包括目标红外图像获取、图像预处理、目标检测和跟踪 3 个过程:

1) 目标红外图像获取。通过红外光学系统和红外焦平面阵列探测器对目标成像输出多路模拟电信号,然后进行模数转换将模拟信号转换为数字信号,最后对多路数字信号进行并串转换合成为一路高速串行数据。

2) 图像预处理。对输入的红外数字图像进行坏点替换和非均匀性校正,非均匀性校正可以是两点校正,也可以选择基于场景的校正,并在进行图像增强处理后实时输出视频图像。

3) 目标检测和跟踪。为进行目标跟踪和计算脱靶量,要在图像中检测目标所在区域,然后提取目标特征,如形心和边缘等,进而选择形心、边缘、相关和融合等跟踪方式,并实时输出叠加目标信息和脱靶量的视频图像。

2 红外跟踪测量系统图像处理电路的架构设计

随着数字处理器件的发展,嵌入式图像处理正朝着算法功能多样化、结构复杂化、系统小型化、实时性高、低功耗、可维护性强等特点发展。涌现了各种各样的图像处理电路,而 FPGA 具有功能强大、资源丰富、设计灵活、开发成本低等特点,使得 FPGA 非常适合应用于图像处理系统。



图 1 红外跟踪测量系统的图像信息处理流程

Fig.1 Image processing flow of infrared tracking and measuring system

按照模拟电路和数字电路分离的原则,红外跟踪测量系统图像处理电路由 3 块板卡实现,分别称为图像采集板、图像处理板和图像显示板,电路系统结构框图如图 2 所示,为简明起见,图中略去了电源电路、FPGA 程序加载电路、调试电路等外围电路以及电源和晶振到各芯片的连接等。

各板卡均以具有嵌入式 PowerPC 处理器的 FPGA (Xilinx 公司的 Virtex-II Pro 系列芯片^[6]) 为核心,辅以 CPLD 和大量存储器(SRAM、SDRAM 和 FLASH)。用 PowerPC 处理器代替 DSP 完成系统控制和复杂运算,提高了系统的集成度和可靠性,降低了成本。

图像采集板控制红外焦平面阵列探测器对目标成像,并利用高性能 A/D 芯片进行模数转换和对多路数字信号进行并串转换后得到数字图像,经坏点替换和非均匀性校正后,一路数字图像送往图像处理板,一路数字图像经图像增强后送往图像显示板。图像处

理板接收图像采集板的数字图像,以外围 FPGA 为主完成目标检测和特征提取,以 PowerPC 处理器为主完成目标跟踪和脱靶量计算,并将目标跟踪信息送往图像显示板;同时,图像处理板负责接收用户发出的控制命令,通过板卡之间的内部通讯(使用 RS485 接口)送入图像采集板和图像显示板实现人工控制。图像显示板接收图像采集板的数字图像、图像处理板的目标信息和脱靶量,进行图像记录和视频输出,输出的视频有 3 路:原始图像标准模拟视频、叠加必要信息的标准模拟视频和 SDI 数字视频。

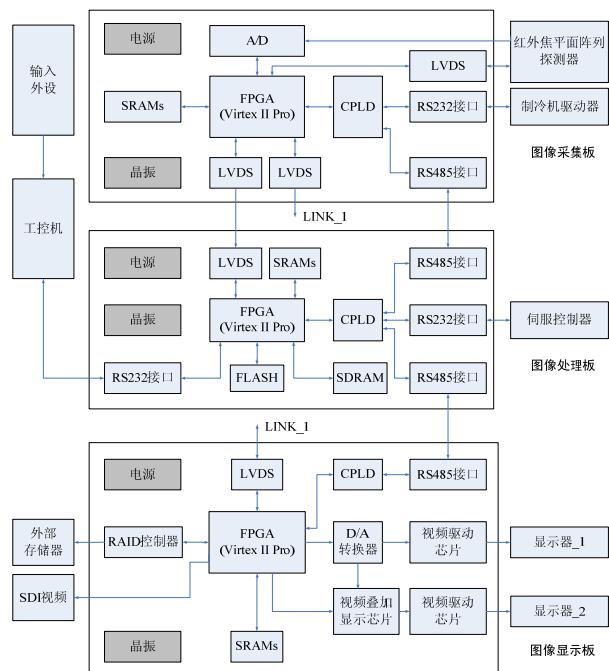


图 2 红外跟踪测量系统图像处理电路结构框图

Fig.2 Circuit structure chart of infrared tracking and measuring system

各板卡对外通信控制接口主要包括 LVDS、RS485 和 RS232, LVDS 主要用于图像等大数据量的高速传输, RS485 用于板间控制指令和数据的传输, RS232 用于对外控制指令和数据的传输。其中, LVDS 和与工控机接口 (RS232) 由 FPGA 设计实现, 其他接口均由 CPLD 设计实现。

3 红外跟踪测量系统图像处理电路的模块设计

根据红外跟踪测量系统图像处理电路系统结构, 对各板卡 FPGA 电路进行功能模块化设计。

3.1 图像采集板 FPGA 电路的模块化设计

在图像采集板的 FPGA 中, 按功能划分电路模块包括时钟管理模块、探测器控制模块、A/D 转换控制

器、数据缓存模块、并串转换模块、坏点替换模块、非均匀性校正模块、图像增强模块、图像传输接口 (LVDS) 模块。其中, 时钟管理模块产生板上各芯片以及红外焦平面阵列探测器工作所需要的时钟; 探测器控制模块产生红外焦平面阵列探测器所需要的低噪声偏压, 读出电路控制字; A/D 转换控制器对高性能 A/D 转换芯片进行控制, 将探测器输出的多路模拟信号数字化; 并串转换模块将多路数字信号合成一路高速串行信号通过 LVDS 接口送往图像处理板和图像显示板; 坏点替换、非均匀性校正和图像增强都依据相应的算法进行电路设计和实现。

3.2 图像处理板 FPGA 电路的模块化设计

图像处理板以 PowerPC 处理器作为主要运算部件, 以外围大容量 FPGA 作为协处理器。首先要进行软硬件划分, 在 PowerPC 处理器中通过软件程序编写实现系统控制和数据量小、运算复杂的处理, 在 FPGA 中通过硬件电路设计实现数据量大、运算简单的处理。按照这一原则, 目标检测和特征提取主要由 FPGA 完成, 目标跟踪和脱靶量计算主要由 PowerPC 处理器完成, 在目标检测和特征提取过程中需要复杂计算时由 PowerPC 处理器完成。

在 PowerPC 处理器中, 按功能划分模块包括系统控制模块、数据通信模块、目标跟踪模块、脱靶量计算模块、看门狗模块、FLASH 访问模块、SDRAM 访问模块。其中, 系统控制模块完成系统初始化、参数设置和控制功能; 数据通信模块接收 FPGA 送过来的数据, 处理后发送给 FPGA; 看门狗模块在程序非正常运行时进行复位; 目标跟踪和脱靶量计算依据相应的算法编程设计实现, 存储器使用 FLASH 和 SDRAM。

在 FPGA 中, 按功能划分电路模块包括时钟管理模块、图像传输接口 (LVDS) 模块、串并转换模块、数据缓存模块、人机控制接口 (RS232) 模块、图像直方图统计模块、目标检测模块、特征提取模块、数据输出模块。其中图像传输接口 (LVDS) 模块接收图像采集板送来的数字图像, 经串并转换后再通过访问 SRAM 进行数据缓存; 人机控制接口模块接收工控机发来的命令, 返回板卡状态信息; 目标检测模块对整幅图像进行处理, 检测出目标所在区域; 特征提取模块对目标所在区域进行处理, 提高目标特征, 如形心、边缘等; 数据输出模块将时间码、目标信息和脱靶量数据送给 CPLD, 然后通过 RS485 送往图像显示

板; 图像直方图统计、目标检测和特征提取依据相应的算法进行电路设计和实现。

3.3 图像显示板 FPGA 电路的模块化设计

在图像显示板的 FPGA 中, 按功能划分电路模块包括时钟管理模块、图像传输接口 (LVDS) 模块、串并转换模块、数据缓存模块、RAID 模块、SDI 译码器、D/A 转换控制器、图像叠加显示控制模块。其中, 图像传输接口 (LVDS) 模块、串并转换模块、数据缓存模块实现图像数据的接收和缓存; RAID 模块输出 RAID 控制器所需的控制信号和图像数据, 由 RAID 控制器控制外部存储器阵列实现图像数据的记录; SDI 译码器将图像数据译码成 SDI 格式数字视频; D/A 转换控制器控制 D/A 转换芯片输出标准模拟视频; 图像叠加显示控制模块根据时序关系在视频信号的相应位置处输出叠加信号给视频叠加显示芯片, 由视频叠加显示芯片完成视频叠加显示, 输出叠加必要信息的标准模拟视频。

4 结论

红外跟踪测量系统是导弹航天试验场不可或缺的测量设备, 其设计核心是由图像处理电路实现的红

外图像信息处理系统。本文介绍了红外跟踪测量系统的任务功能要求, 给出了图像信息处理流程, 据此设计了系统图像处理电路, 给出了电路系统结构框图, 并进行了电路模块划分。该电路用嵌入式处理器代替 DSP 完成相应功能, 提高了系统的集成度和可靠性, 实际应用取得了预期的结果, 满足红外跟踪测量系统任务功能要求。

参考文献:

- [1] 陈芳允. 卫星测控手册[M]. 北京: 科学出版社, 1992.
- [2] 何照才, 胡保安. 光学测量系统[M]. 北京: 国防工业出版社, 2002.
- [3] 吕俊伟, 何友金, 韩艳丽. 光电跟踪测量原理[M]. 北京: 国防工业出版社, 2010.
- [4] 范永杰, 金伟其. 热成像系统图像处理电路的新进展[J]. 光学技术, 2012, 38(3): 362-366.
- [5] King D F, Graham J S, Kennedy A M, et al. 3rd-generation MW/LWIR sensor engine for advanced tactial systems[J]. SPIE, 2008, 6940: 69402R-1-12.
- [6] Xilinx. Virtex-II Pro Platform FPGA User Guide (v2.6)[M]. 2004.