

〈系统与设计〉

拼接型长线列红外双波段图像实时传输系统

王 宇, 汤心溢, 刘 鹏, 王世勇

(中国科学院上海技术物理研究所, 上海 200083)

摘要: 探讨了一种多模块拼接型长线列红外双波段图像实时传输系统的原理、结构和特点。针对红外成像探测系统的要求, 设计了一种基于 FPGA 的红外双波段图像实时传输方案, 并采用 Aurora 8B/10B 协议和 PCI Express (PCI-E) 协议实现。实验结果表明, 该方案能很好地解决拼接型长线列红外双波段图像的实时传输问题, 为下一步图像融合、目标探测提供前提保证。

关键词: 红外双波段图像; 实时传输; Aurora 8B/10B 协议; PCI Express 协议

中图分类号: TN216 文献标识码: A 文章编号: 1001-8891(2013)02-0069-05

A Real-Time Transmission System of Splicing Long Linear Dual-Band IR Image

WANG Yu, TANG Xin-Yi, LIU Peng, WANG Shi-Yong

(Shanghai Institute of Technical Physics of the Chinese Academy of Sciences, Shanghai 200083, China)

Abstract: The principle, architecture and feature of multi-module splicing long linear infrared dual-band image transmission system have been discussed. Aiming at the application requirement of infrared imaging detecting system, a new method for infrared dual-band image transmission has been proposed based on FPGA, which is also realized by using Aurora 8B/10B and PCI Express (PCI-E) protocols. The experimental results indicate that the system can be used to transmitting the infrared dual-band real-time image reliably, which is promising for the further image fusion and target detection.

Key words: dual-band IR image, real-time transmission, Aurora 8B/10B protocols, PCI-E protocols

0 引言

随着飞行器设计以及材料技术的迅猛发展, 复杂战场环境中目标的机动性不断提高, 伪装和隐身能力也不断增强, 利用单一的红外图像传感器实现对复杂背景下目标的探测、识别和跟踪变得越来越困难。红外双波段图像融合为解决这一问题提供了可行的技术途径, 但当扫描速率不变时, 长线列双波段探测器的数据量会急剧增大, 使得红外探测系统对图像传输和处理的实时性要求更高。

针对拼接型超长线列探测器的模块错位调整和大数据量传输的问题, 本文设计了一种快速灵活且调整精度高的像元错位调整方法, 采用 DDR2 SDRAM 和 Block RAM 分别调整大错位和小错位, 充分发挥 DDR2 SDRAM 突发读写的速度优势以适

合高速红外传输系统。同时采用 Aurora 8B/10B 协议和 PCI Express (PCI-E) 协议实现双波段的数据传输。该方案可重用性好, 对于多模块拼接而成的长线列探测器, 只需要修改相应参数即可实现图像传输, 同时该方案能满足最高 2.5 Gbps 的传输速率, 保证了系统的实时性。

1 系统总体方案

长线列红外双波段图像实时传输系统的组成框图如图 1 所示。在探测器驱动信号的控制下, 探测器采集得到的信号输出到探测器接口板, 经前置放大、模数转换后得到数字图像, 数字图像再经过错位调整、非均匀性校正, 并且叠加方位俯仰等位置信息后, 通过高速光纤传输至 PCI-E 采集卡, 然后再通过 PCI-E 协议将图像上传至主机显示和存储。

收稿日期: 2012-12-16; 修订日期: 2013-01-06。

作者简介: 王宇 (1988-), 男, 湖北宜都人, 博士, 主要研究方向为红外图像处理、图像融合等。E-mail: wangyucba@hotmail.com。

基金项目: 国家 863 计划资助项目, 编号: 2011AA7031002G; 国家十二五国防预研项目。

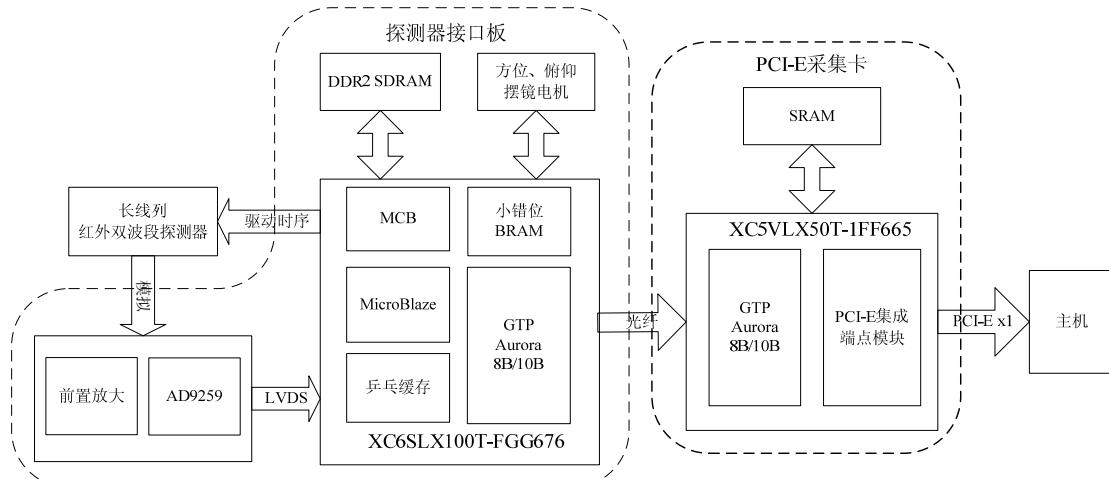


图1 系统组成框图

Fig.1 Schematic diagram of the system

探测器接口板包括模拟板和数字板两部分。模拟部分主要实现探测器输出信号的前置放大和模数转换。模数转换器选用 AD 公司的 AD9259，该芯片为 4 通道、14 bit 串行 LVDS 输出的 ADC，最高采样速率为 50 MSPS，提供 SPI 接口，便于用户控制与调试。数字部分选用 Xilinx 公司 Spartan-6 系列的 XC6SLX100T-FGG676 芯片作为核心控制器。该款 FPGA 内置存储器控制器硬核（MCB）和 GTP Transceiver。MCB^[1]是 Spartan-6 系列 FPGA 内嵌的专用于 DDR 系列存储器控制的硬核，可以通过 Core Generator 生成的 MIG IP 核^[2]实现，它能自动完成 DDR 系列存储器的刷新、激活等命令控制，使用户更专注于 FPGA 逻辑的设计。GTP Transceivers^[3]是 Spartan-6 系列 FPGA 芯片内部集成的可编程高速串行收发器，采用两对差分线收发数据，支持 Gbps 及更高速率的全双工通信，具有 8B/10B 编解码、时钟生成及恢复等功能，可以作为多种高速通信协议的物理层芯片，包括千兆以太网、PCI Express、Aurora 等。利用 Core Generator 生成 Aurora 8B/10B IP 核^[4]可以实现探测器接口板与 PCI-E 采集卡的高速光纤互连。

PCI-E 采集卡选用 Xilinx 公司 Virtex-5 系列的 XC5VLX50T-1FF665 芯片作为核心控制器。该款 FPGA 内置 PCI-E 集成端点模块^[5]和 RocketIO GTP Transceiver^[6]，通过例化 Aurora 8B/10B IP 核，能实现与探测器接口板的光纤传输；PCI-E 集成端点模块提供 PCI-E 分层模型中事务层、数据链路层、物理层以及配置空间所具有的全部功能，通过 Xilinx 提供的 Endpoint Plus for PCI Express IP 核^[7]，可以实现符合 PCI-E 总线协议的数据传输。

2 系统实时传输机制

2.1 新的错位调整机制

国内的长线列探测器一般是由多个成熟的短线列探测器呈品字形拼接而成，由于制造和拼接工艺等因素会引起像元的空间错位，具体包括拼接模块间的错位（大错位）以及模块内奇偶像元的错位（小错位），如图 2 所示。文献[8]的方法是将原始图像根据像元位置信息，填空式地将数据存储到存储器相应位置，连续多列之后就可以顺序地读出完整的列数据。该方法采用 SRAM 作为外部存储器，将大小错位一起调整，对于长线列和像元空间位置相差较大的探测器则需要很大的存储空间，逐个地址读写也需要更长的时间，不适合实时性要求高的红外图像传输系统。

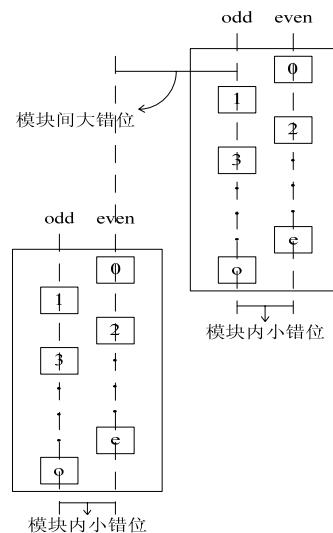


图2 多模块拼接探测器的像元错位

Fig.2 Misalignment of long linear IRFPA pieced by multiple modules

本文利用片外 DDR2 SDRAM 和内建 Block RAM 分别调整探测器模块间的大错位和模块内的像元小错位, 避免了每一个像元读写都要切换地址, 以充分发挥 DDR2 SDRAM 突发读写的速度优势。DDR2 SDRAM 的控制可以通过 Core Generator 生成的 MIG IP 实现, 乒乓缓存后的图像数据分别对应到 MCB 的 5 个 WritePort, 按照拼接模块的空间位置信息将数据填表似的存入 DDR2 SDRAM 相应的地址中, 当多帧数据存入后, 存储器中就会有完整的列数据, 将调整过模块间错位的列数据从 MCB 的 ReadPort 读出, 按照模块内像元的空间位置信息存入到内建的小错位 BRAM 中, 从而实现图像的错位调整。

2.2 双波段异步传输机制

由于中长波积分时间和列周期不同, 图像输出不同步(长波积分时间短, 中波积分时间长), 为了不丢帧地传输双波段图像, 本文设计了一种简单有效的传输机制, 如图 3 所示。

LW_START 有效表示开始接收长波数据; MW_START 有效表示开始处理中波数据; MW_RDY 有效表示已经缓存完一列中波数据; CAPTURE_EN 有效表示中波列数据准备好, 且在当前长波列数据完全从 DDR2 SDRAM 读出之后可以立即处理中波列数据。假设在 e 时刻, 长波列数据已经全部从 DDR2 SDRAM 读出, 此时 CAPTURE_EN 无效, 表示并没有中波列数据准备好, 则 DDR2 SDRAM 空闲, 直到 k 时刻下一列长波数据到来。在 h 时刻, 中波列数据缓存完毕, MW_RDY 置高, 在 k 时刻采样 MW_RDY 有效, 则 CAPTURE_EN 置高, 在 m 时刻读出全部长波列数据时采样 CAPTURE_EN 为高, 则 MW_START 置高, 立即对中波数据进行错位调整, 并在 DDR2 SDRAM 处理下一列长波列数据之前传输完中波数据。

2.3 高速光纤和 PCI-E 传输

Aurora 8B/10B 协议^[9]是一种点对点高速串行通信的链路层协议, 提供了 NFC 和 UFC 流控制机制, 以防通信双方速率不同造成数据丢失, 采用 8B/10B 编码, 支持单工(Simplex)或双工(Duplex)通信方式。本系统例化了 Aurora 8B/10B IP 核, Line Rate 为 1.25 Gbps, 由于采用 8B/10B 编码, 实际有效速率为 1 Gbps。工作模式为 Full-Duplex Framing 模式, 这种模式下加入了帧起始和帧结束信息, 帧长度可以为任意, 但是每传输一定 Bytes 需要发送一次时钟补偿序列, 以调整发送端和接收端的时钟相位偏差^[4]。光纤发送和接收的时序如图 4 和图 5 所示^[4]。TX_SOF_N 有效表示一帧传输开始, TX_EOF_N 有效表示一帧传输结束, TX_SRC_DRY_N 有效表示传输的有效数据, TX_DST_RDY_N 由核给出, 表示核已经准备好接收数据。接收端自动检测出帧开始 RX_SOF_N、帧结束 RX_EOF_N 和数据有效信号 RX_SRC_RDY_N。

Xilinx 公司提供的 Endpoint Block Plus for PCI Express IP 核接口分为 SYS 接口、PCI_EXP 接口、CFG 接口以及 TRN 接口。SYS 接口接入复位和时钟信号(本系统采用 100 MHz 差分晶振); PCI_EXP 接口由一对差分发送和一对差分接收信号组成。CFG 接口供用户查询核配置空间的状态, 当系统正确安装 PCI-E 采集卡驱动后, 就会将 PCI-E 配置空间映射成主机的内存空间, 主机通过访问这块内存实现与 FPGA 交互。TRN 接口处理存储器读写、I/O 读写和配置读写请求 TLP(事务层数据报文)。当主机发出开始采集命令后, FPGA 逻辑每收到 $2580 \times 160 \times 16$ bit 的图像数据, 就会将数据封装成存储器写 TLP 的格式通过 PCI_EXP(PCI-E x1) 接口发送到主机, 当发送完 $2580 \times 160 \times 16$ bit 的图像数据之后, 就会向主机产生一次中断, 通知主机应用程序显示或者存储, 如此反复, 直到主机发送停止采集命令。

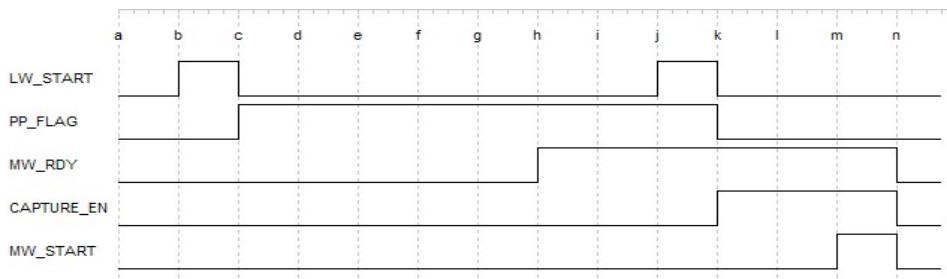


图 3 双波段异步传输机制

Fig.3 The asynchronous transmission mechanism of dual-band image

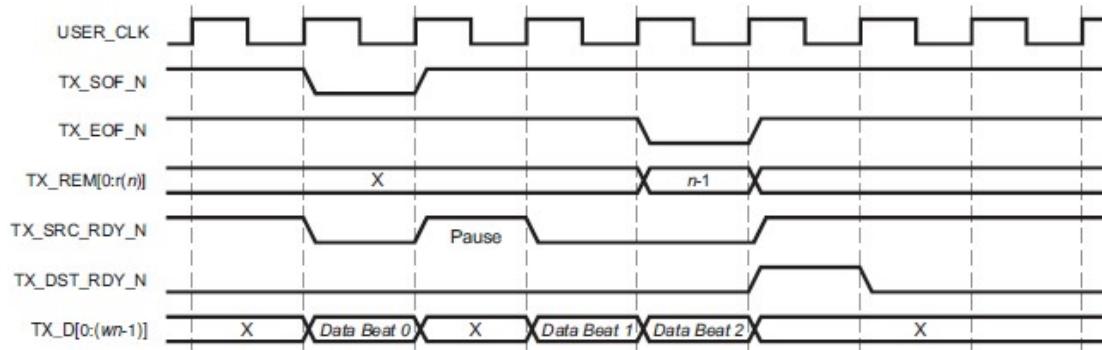


图 4 带暂停的光纤发送时序

Fig.4 Data transfer with pause

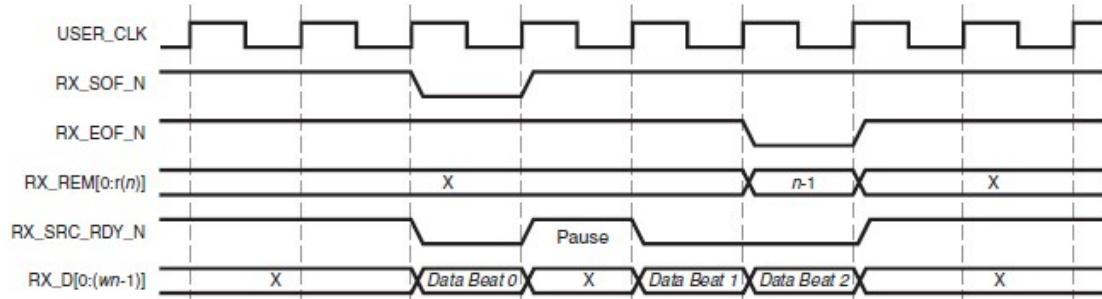


图 5 带暂停的光纤接收时序

Fig.5 Data receive with pause

3 实验结果

针对某国产多模块拼接型长线列双波段探测器，在实验室环境下对标准靶标成像以确定中长波探测器的像元错位参数，图 6 所示为未调整错位时的靶标图像，图中靶标上下部分错开是由于探测器拼接模块的大错位引起的，而锯齿状是由于模块内奇偶像元的小错位引起。图 7 为调整错位后的靶标图像，通过观测图像，最后确定探测器长波模块大错位为 89 个像元，小错位为 9 个像元；中波模块大错位为 50 个像元，小错位为 9 个像元。

根据本传输方案，通过摆镜扫描得到的红外双波段实景图像如图 8 所示，横向为扫描方向，显示 1600 列图像，纵向为像元方向，显示 960 行。由于中长波列周期不同，中波为 350 μs，长波为 200 μs，

为了使中长波图像比例相同，中波不丢帧显示，长波需要丢帧。而上下两幅图像的错位是由于探测器长波组件和中波组件安装的空间位置所决定的，如果摆镜的一个扫描周期为 2 s，按照当前的列周期，中长波图像相差 540 列，系统的数据率为 38.5 MByte/s。通过长时间的连续工作测试，系统工作稳定可靠。

为了测试系统的最高传输速率，可以通过减小列周期以缩短传输间隔来实现。按照双波段异步传输机制，当长波列周期最短为 80 μs，中波列周期最短为 161 μs 时，系统可以保证不丢帧的传输双波段数据，本文所设计的传输系统的最高传输速率为 93 MByte/s。而理论上本文所采用的光纤最高能支持 1.25 Gbit/s 的传输速率，PCI-E x1 通道的单向传输带宽也能达到 250 MByte/s，分析表明，限制系统

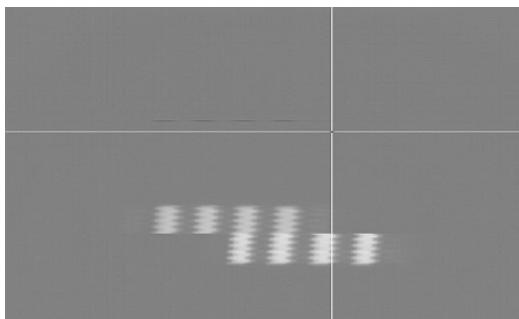


图 6 未调整错位靶标

Fig.6 Misaligned target

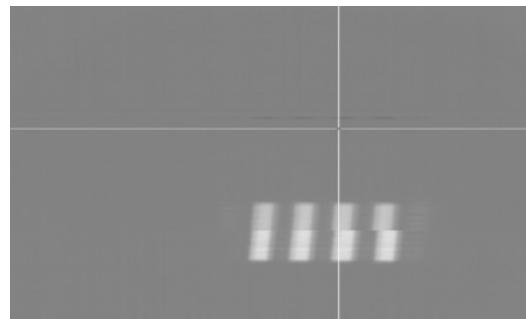


图 7 调整错位后靶标

Fig.7 Aligned target

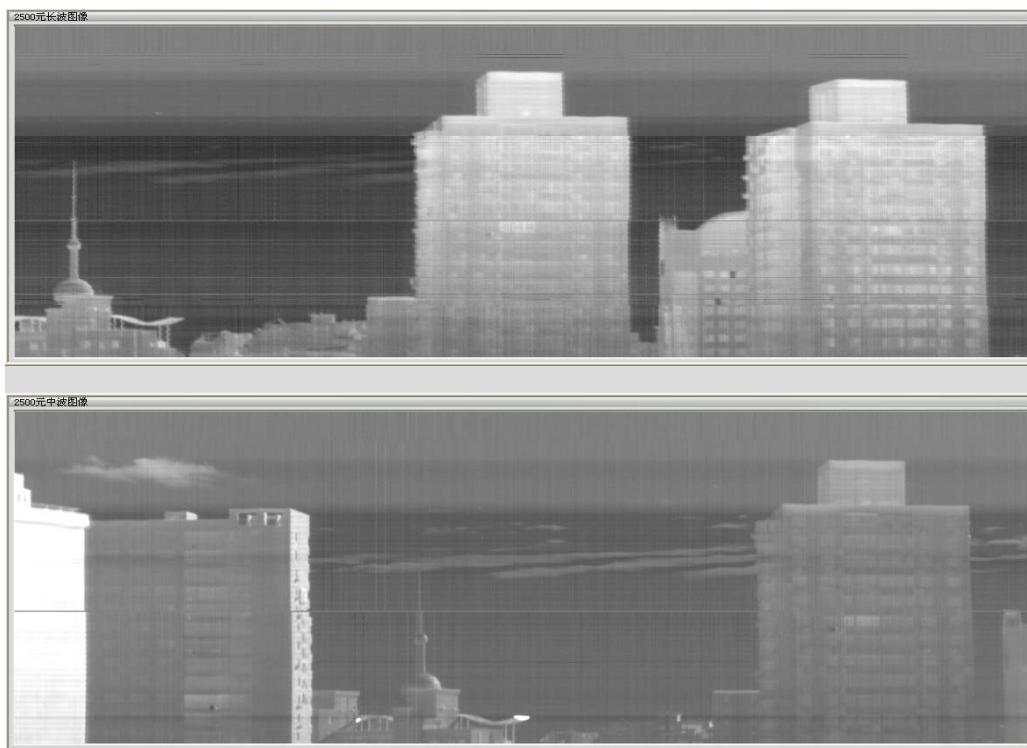


图8 系统采集的双波段红外图像

Fig.8 Dual-band IR Image acquired by the system

最高传输速率的主要因素是中长波数据共用一片 DDR2 SDRAM，会出现数据等待的情况，同时 DDR2 SDRAM 和 MCB 的突发长度最高支持 8 和 64，而本设计采用的是 4 和 32。如果使用两片 DDR2 SDRAM 乒乓操作，并采用合理的流水线机制，可以显著提高系统的最高传输速率。

4 结论

本文设计的基于 Aurora 8B/10B 和 PCI-E 协议的红外双波段图像实时传输系统采用 Xilinx 提供的 Aurora 8B/10B IP 核和 PCI-E 硬核，能可靠地实现红外双波段图像的传输、显示与存储，为红外双波段图像融合打下了基础。本设计 FPGA 逻辑的编写考虑了不同拼接模块个数的长线列探测器，只需要改变很少的参数即可兼容，同时配置了大容量的 DDR2 SDRAM 存储器，以实现超长线列探测器的错位调整。此外本系统可以方便的升级光纤传输速率到 2.5 Gbps，扩展 PCI-E x4 通道，可以满足日后的更高数据量的红外图像传输。

参考文献：

- [1] Xilinx Inc. Spartan-6 FPGA memory controller [EB/OL]. 2010 [2011-08-24]. <http://www.xilinx.com/support/>.
- [2] Xilinx Inc. Spartan-6 FPGA memory interface solutions [EB/OL]. 2009[2011-10-11].<http://www.xilinx.com/support/>.
- [3] Xilinx Inc. Spartan-6 FPGA GTP transceivers [EB/OL]. 2010[2011-09-24]. <http://www.xilinx.com/support/>.
- [4] Xilinx Inc. LogiCORE IP Aurora 8B/10B v5.1 [EB/OL]. 2009[2011-09-24]. <http://www.xilinx.com/support/>.
- [5] Xilinx Inc. Virtex-5 FPGA integrated endpoint block for PCI express designs[EB/OL]. 2008[2012-04-05]. <http://www.xilinx.com/support/>.
- [6] Xilinx Inc. Virtex-5 FPGA RocketIO GTP Transceivers [EB/OL]. 2009[2012-04-05]. <http://www.xilinx.com/support/>.
- [7] Xilinx Inc. LogiCORE IP endpoint block plus v1.14 for PCI express [EB/OL]. 2010[2012-04-05]. <http://www.xilinx.com/support/>.
- [8] 沈永格, 李范鸣, 李争. 基于 SOPC 的红外图像采集系统[J]. 红外技术, 2010, 32(6): 311-314.
- [9] Xilinx Inc. Aurora 8B/10B protocol specification[EB/OL]. SP002, 2010[2011-09-25]. <http://www.xilinx.com/support/>.